



Title: Device and method for switching frequency of system clock pulses on computer motherboard			
Application Number:	99123372	Application Date:	1999.10.26
Publication Number:	1294328	Publication Date:	2001.05.09
Approval Pub. Date:		Granted Pub. Date:	2005.05.04
International Classification:	G06F1/08		
Applicant(s) Name:	Huashuo Computer Co Ltd		
Address:			
Inventor(s) Name:	Xu Xianyue		
Attorney & Agent:	huang min		
Abstract			
A device and method for switching the system clock pulse frequency of computer motherboard is disclosed. When the frequency of system clock pulses is changed by CPU controlling clock pulse generator, a reset signal is sent out by clock pulse generator or additional reset signal generator to restart the computer system with new system clock pulses with different frequency. When the frequency of system clock pulses is switched, the exception of computer system, caused by asynchronous peripherals, can be avoided.			

[12] 发明专利申请公开说明书

又批文件3

[21] 申请号 99123372.7

[43] 公开日 2001 年 5 月 9 日

[11] 公开号 CN 1294328A

[22] 申请日 1999.10.26 [21] 申请号 99123372.7

[71] 申请人 华硕电脑股份有限公司

地址 台湾省台北市

[72] 发明人 许先越 林典蔚

[74] 专利代理机构 柳沈知识产权律师事务所

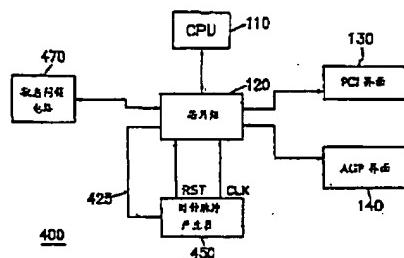
代理人 黄 敏

权利要求书 3 页 说明书 10 页 附图页数 5 页

[54] 发明名称 计算机主机板的系统时钟脉冲频率切换
装置与方法

[57] 摘要

本发明涉及一种计算机主机板的系统时钟脉冲频率切换装置与方法，在中央处理器控制时钟脉冲产生器改变系统时钟脉冲的频率时，可同时由时钟脉冲产生器或额外的复位信号产生器送出复位信号，使计算机系统可在复位信号取消后，使用新频率的系统时钟脉冲重新启动，并可在系统时钟脉冲频率切换时，避免因周边不同步而造成计算机系统的不正常运作。



ISSN1008-4274

权 利 要 求 书

1. 一种计算机主机板的系统时钟脉冲频率切换装置，包括：
一中央处理器，负责该计算机主机板的运作；
5 一芯片组，与该中央处理器耦接，该中央处理器通过该芯片组与该计算机主机板的一周边装置接通；以及
一时钟脉冲产生器，耦接至该芯片组，该中央处理器通过该芯片组控制该时钟脉冲产生器，该时钟脉冲产生器提供一时钟脉冲及一复位信号给该芯片组，以供该计算机主机板运作；
- 10 当该中央处理器控制该时钟脉冲产生器以改变该时钟脉冲的频率时，该时钟脉冲产生器在改变该时钟脉冲的频率的同时，使该复位信号作用，待该时钟脉冲的频率完全改变之后，取消该复位信号。
2. 如权利要求 1 所述的计算机主机板的系统时钟脉冲频率切换装置，
还包括一状态暂存电路，该中央处理器改变该时钟脉冲的频率时，预先设
15 定该状态暂存电路的一参数，当该计算机主机板重新启动时，该芯片组由
该状态暂存电路取得该参数以决定与该周边装置接通的参数。
3. 如权利要求 1 所述的计算机主机板的系统时钟脉冲频率切换装置，
该时钟脉冲产生器是通过 I²C 总线控制。
4. 如权利要求 3 所述的计算机主机板的系统时钟脉冲频率切换装置，
20 该芯片组具有一 I²C 总线的界面，用以供该中央处理器通过该 I²C 总线的界
面控制该时钟脉冲产生器。
5. 一种计算机主机板的系统时钟脉冲频率切换装置，包括：
一中央处理器，负责该计算机主机板的运作；
一芯片组，与该中央处理器耦接，该中央处理器通过该芯片组与该计
25 算机主机板的一周边装置接通；
一时钟脉冲产生器，耦接至该芯片组，该中央处理器通过该芯片组控
制该时钟脉冲产生器，该时钟脉冲产生器提供一时钟脉冲给该芯片组，以
供该计算机主机板运作；以及
一复位信号产生器，耦接至该芯片组，与该时钟脉冲产生器同时通过
30 该芯片组接受该中央处理器的控制，该复位信号产生器提供一复位信号至
该芯片组；

当该中央处理器经由该芯片组控制该时钟脉冲产生器以改变该时钟脉冲的频率时，该时钟脉冲产生器在改变该时钟脉冲的频率的同时，该复位信号产生器使该复位信号作用，待该时钟脉冲的频率完全改变之后，该复位信号产生器取消该复位信号。

5 6. 如权利要求 5 所述的计算机主机板的系统时钟脉冲频率切换装置，还包括一状态暂存电路，该中央处理器改变该时钟脉冲的频率时，预先设定该状态暂存电路的一参数，当该计算机主机板重新启动时，该芯片组由该状态暂存电路取得该参数以决定与该周边装置接通的参数。

10 7. 如权利要求 5 所述的计算机主机板的系统时钟脉冲频率切换装置，该时钟脉冲产生器系通过 I²C 总线控制。

8. 如权利要求 7 所述的计算机主机板的系统时钟脉冲频率切换装置，该复位信号产生器系通过 I²C 总线控制。

15 9. 如权利要求 8 所述的计算机主机板的系统时钟脉冲频率切换装置，该芯片组具有一 I²C 总线的界面，用以供该中央处理器通过该 I²C 总线的界面控制该时钟脉冲产生器及该复位信号产生器。

10. 一种计算机主机板的系统时钟脉冲频率切换方法，包括下列步骤：
提供一中央处理器；
提供一时钟脉冲产生器，产生一时钟脉冲供该计算机主机板的运作；
该中央处理器控制该时钟脉冲产生器改变该时钟脉冲的频率；
该时钟脉冲产生器开始改变该时钟脉冲的频率并同时送出一复位信号；以及

该时钟脉冲的频率改变至新设定的频率，该时钟脉冲产生器取消该复位信号。

25 11. 如权利要求 10 所述的计算机主机板的系统时钟脉冲频率切换方法，还提供一状态暂存电路，该中央处理器在控制该时钟脉冲产生器改变该时钟脉冲的频率之前，预先设定该状态暂存电路的一参数，当该计算机主机板重新启动时，该计算机主机板的一芯片组由该状态暂存电路取得该参数，用以决定该时钟脉冲与该计算机主机板的一周边装置接通的参数。

30 12. 一种计算机主机板的系统时钟脉冲频率切换方法，包括下列步骤：
提供一中央处理器；
提供一时钟脉冲产生器，产生一时钟脉冲供该计算机主机板的运作；

99.10.26

提供一复位信号产生器，监视该中央处理器送至该时钟脉冲产生器的控制指令；

该中央处理器控制该时钟脉冲产生器改变该时钟脉冲的频率；

时钟脉冲产生器开始改变该时钟脉冲的频率，同时该复位信号产生器

5 发现该中央处理器的控制指令为改变该时钟脉冲的频率，送出一复位信号；以及

该时钟脉冲的频率改变至新设定的频率，该复位信号产生器取消该复位信号。

13. 如权利要求 11 所述的计算机主机板的系统时钟脉冲频率切换方法，10 还提供一状态暂存电路，该中央处理器在控制该时钟脉冲产生器改变该时钟脉冲的频率之前，预先设定该状态暂存电路的一参数，当该计算机主机板重新启动时，该计算机主机板的一芯片组由该状态暂存电路取得该参数，用以决定该时钟脉冲与该计算机主机板的一周边装置接通的参数。

计算机主机板的系统时钟脉冲
频率切换装置与方法

5

本发明涉及一种计算机主机板的系统时钟脉冲频率切换装置与方法，特别涉及一种在计算机主机板的系统时钟脉冲频率改变时，同时送出复位信号，使计算机系统可在复位信号取消后，使用新频率的系统时钟脉冲重新启动，并可在系统时钟脉冲频率切换时，避免因周边不同步而造成计算机系统的不正常运作的计算机主机板的系统时钟脉冲频率切换装置与方法。
10

自从美国 IBM 公司推出 PC/XT 及 PC/AT 的个人计算机后，因为采用开放式的结构，在经过这些年中，经由众多生产厂商共同投入许多的时间与金钱开发各种相容的个人计算机，直到现在，个人计算机的硬件与当初刚推出的时候已大相迳庭，例如，中央处理器(Central Processing Unit，简称 CPU)使用的时钟脉冲(clock)由刚推出的 4.77MHz，直到今日已出现工作时钟脉冲超过 300MHz 的 CPU。但是因为主板的工作频率尚跟不上 CPU 的工作频率，因此 CPU 尚有内部频率与外部频率的分别，其外部频率即主板的工作时钟脉冲的频率。目前一般主板使用的工作时钟脉冲的频率都在 66MHz 与 100MHz 两种，当然，也有些产品选择使用频率为 75MHz 或 83MHz 的工作时钟脉冲，但此属非正式的规格。
20

虽然主板的工作时钟脉冲的频率有不同的选择，但是一些周边的工作频率却仍需维持固定频率，例如，供安装界面卡的 PCI(Peripheral Component Interconnect，简称 PCI)界面及安装显示卡的加速图形端口(Accelerated Graphics Port，简称 AGP)界面的时钟脉冲频率则必须分别固定在 33MHz 及 66MHz。因此，在改变主板的工作时钟脉冲的频率时，必须考虑主板与周边的时钟脉冲频率的关系，例如，主板的系统时钟脉冲与 PCI 界面及 AGP 界面的时钟脉冲频率的关系可归纳如后。当系统时钟脉冲为 100MHz 时，AGP 时钟脉冲为系统时钟脉冲的 2/3，PCI 时钟脉冲为系统时钟脉冲的 1/3；当系统时钟脉冲为 66MHz 时，AGP 时钟脉冲等于系统时钟脉冲，PCI 时钟脉冲为系统时钟脉冲的 1/2。
30

一个公知的计算机主机板的方块图如图 1 所示。如图所示，计算机主机板 100 一般具有 CPU 110、芯片组 120、PCI 界面 130、AGP 界面 140、时钟脉冲产生器 150、频率切换电路 160、及启动电路 170。CPU 110 为计算机主机板的心脏，负责整个计算机主机板的运作，芯片组 120 则是将计算机主机板上的控制电路整合在单一的集成电路(Integrated Circuit，简称 IC)中，因此 CPU 110 通过芯片组 120 与计算机主机板上的其他周边装置接通，例如 PCI 界面 130 及 AGP 界面 140。AGP 界面 230 供安装显示卡，PCI 界面 240 则供安装各式周边界面装置。

频率切换电路 160 可供使用者改变计算机主机板 100 的工作时钟脉冲频率，在较早的计算机主机板的设计，改变工作时钟脉冲的频率是使用跳线开关(jumper)，但是跳线开关设定较麻烦且易出错，所以现在有许多计算机主机板采用软件配合硬件电路以提供无跳线开关(jumperless)的设定方法。

时钟脉冲产生器 150 提供时钟脉冲信号 CLK、AGP_CLK、及 PCI_CLK，分别送至芯片组 120、AGP 界面 140、PCI 界面 130，当作系统及各周边装置工作的时钟脉冲。时钟脉冲产生器 150 的输出时钟脉冲的频率可使用硬件的方式设定，亦可以由 CPU 110 送控制指令给时钟脉冲产生器 150 的方式设定。现在普遍用来控制时钟脉冲产生器的控制总线是由飞利浦(Philips)公司发展的 I²C 总线(Inter-Integrated Circuit Bus)。I²C 总线最少只需三条连线即可运作，包括数据线、时钟脉冲线、及参考地线，而连接在 I²C 总线的每个装置有一个唯一的识别码，因此可很简单地将各个硬件装置连接在同一个 I²C 总线上。

因为时钟脉冲产生器 150 可由控制指令来控制，因此可做到以软件设定计算机主机板的工作时钟脉冲频率的目的。因为系统时钟脉冲的频率可做变化，所以芯片组 120 具有一个接脚 MAB 可由外部设定，以供芯片组 120 判断系统时钟脉冲的频率，并根据此设定决定系统时钟脉冲与周边的时钟脉冲频率的关系，例如 PCI 界面与 AGP 界面，芯片组才可使用正确的时钟脉冲频率与周边接通，若由接脚 MAB 得到的信号不正确，则芯片组与周边接通的时钟脉冲频率可能太高或太低，将使整个计算机系统工作不正常，或是降低整体的效能。另外，因为受限于 IC 体积的大小，虽然 IC 内部的电路可以做得很复杂，但是其外部接脚数目却是有限的，为了充份利

用接脚，所以用来取得设定参数的接脚与其他信号共用，例如位址线。因此，芯片组 120 只有在复位信号 RST 作用时，才从接脚 MAB 取得外部的设定，当复位信号 RST 消失后，系统启动开始工作，接脚 MAB 则恢复原来的用途。复位信号 RST 一般都由启动电路 170 提供，以控制整个计算机系统的重新启动。因为芯片组 120 只有在复位信号 RST 作用时，才能取得系统时钟脉冲频率的设定参数，因此在改变系统时钟脉冲的频率之后，若未同时送出复位信号 RST，芯片组 120 仍无法得知系统时钟脉冲的频率已变动，因此将无法以正确的时钟脉冲与周边进行接通，整个计算机系统也就无法正常工作。

另一方面，因为考虑 CPU 110 内部的倍频电路无法接受时钟脉冲频率的急剧变动，当时钟脉冲产生器 150 接受改变时钟脉冲频率的控制指令后，是以渐进方式改变至新设定的频率，如图 2A 所示为时钟脉冲频率由 66MHz 改变至 100MHz 的情形，时钟脉冲产生器 150 接受改变时钟脉冲频率的控制指令后，在时间 t_1 ，时钟脉冲频率由 66MHz 开始改变，到时间 t_2 ，时钟脉冲频率完全改变至 100MHz。虽然时钟脉冲产生器 150 提供的系统时钟脉冲的频率是以渐进方式改变，但是因为提供给 PCI 界面及 AGP 界面等周边界面的时钟脉冲只是由系统时钟脉冲简单的除频后所提供，因此当时钟脉冲产生器 150 接受改变时钟脉冲频率的控制指令后，即将除频的比例改变，所以周边界面的时钟脉冲频率会急剧变化，然后再渐渐恢复原来的时钟脉冲频率，如图 2B 所示为 PCI 界面的时钟脉冲频率变化情形，AGP 界面的时钟脉冲频率变化亦类似，不另外画出。因为时钟脉冲频率的急剧变化，所以周边界面的时钟脉冲信号会如图 2C 所示，在时间 t_1 之后出现鬼影信号(glitch)，因为多出的鬼影信号可能使整个计算机系统不正常运作或停机。

如图 3A 所示，则是在时间 t_1 ，时钟脉冲频率由 100MHz 开始改变，到时间 t_2 ，时钟脉冲频率完全改变至 66MHz。图 3B 则是 PCI 界面的时钟脉冲频率变化情形，图 3C 则是 PCI 界面的时钟脉冲波形的变化情形，在时间 t_1 之后的则是鬼影信号。

由以上的讨论，可以知道公知的计算机主机板的频率切换方式具有下述的缺点：

1. 当改变时钟脉冲产生器输出的时钟脉冲信号的频率时，未能同时送

出复位信号，计算机主机板的芯片组无法得知系统时钟脉冲的频率已改变，将使芯片组与周边无法使用正确的时钟脉冲信号接通，导致整个计算机系统的运作不正常。

2. 当时钟脉冲产生器接受改变输出时钟脉冲频率的控制指令时，以渐进方式改变系统时钟脉冲的频率，但因为同时改变提供周边装置时钟脉冲的比例，使得提供给周边装置的时钟脉冲频率急剧地变化，并产生严重的鬼影信号，使整个计算机系统工作不正常，甚至完全停机。

因此本发明的主要目的就是在提供一种计算机主机板的系统时钟脉冲频率切换装置与方法，当改变时钟脉冲产生器输出的时钟脉冲信号的频率时，能同时送出复位信号，计算机主机板的芯片组可由预先设定的状态暂存电路得到系统时钟脉冲的频率已改变，芯片组与周边即可使用正确的时钟脉冲信号接通，整个计算机系统亦可正常地运作。

本发明的主要目的就是在提供一种计算机主机板的系统时钟脉冲频率切换装置与方法，当时钟脉冲产生器接受改变输出时钟脉冲频率的控制指令后，改变系统时钟脉冲的频率时，立即送出复位信号，并且维持一段时间，直到系统时钟脉冲的频率已稳定地改变至新的频率才取消复位信号，使提供给周边装置的时钟脉冲频率不会产生急剧地变化而产生严重的鬼影信号，故可使整个计算机系统能正常工作。

为达到本发明的上述和其他目的，本发明提出一种计算机主机板的系统时钟脉冲频率切换装置，该系统时钟脉冲频率切换装置包括中央处理器、芯片组、时钟脉冲产生器。

其中该中央处理器负责该计算机主机板的运作，该中央处理器通过该芯片组与该计算机主机板的其他周边装置接通，且该中央处理器通过该芯片组控制该时钟脉冲产生器，该时钟脉冲产生器提供一时钟脉冲及一复位信号给该芯片组，以供计算机主机板运作。

其频率切换的切换过程如后，当该中央处理器经由该芯片组控制该时钟脉冲产生器以改变该时钟脉冲的频率时，该时钟脉冲产生器在改变该时钟脉冲的频率时，同时使该复位信号作用，待该时钟脉冲的频率完全改变之后，取消该复位信号。

本发明提出另一种计算机主机板的系统时钟脉冲频率切换装置，该系统时钟脉冲频率切换装置包括中央处理器、芯片组、时钟脉冲产生器、及

2009.10.26

复位信号产生器。

其中该时钟脉冲产生器提供一时钟脉冲供计算机主机板运作，复位信号产生器则提供一复位信号给该芯片组，时钟脉冲产生器及复位信号产生器同时接受该中央处理器的控制。

5 其频率切换的切换过程如后，当该中央处理器控制该时钟脉冲产生器以改变该时钟脉冲的频率时，该时钟脉冲产生器在改变该时钟脉冲的频率时，该复位信号产生器同时使该复位信号作用，待该时钟脉冲的频率完全改变之后，该复位信号产生器取消该复位信号。

10 依照本发明的一较佳实施例，该系统时钟脉冲频率切换装置，还包括一状态暂存电路，该中央处理器改变该时钟脉冲的频率时，预先设定该状态暂存电路的一参数，当该计算机主机板重新启动时，该芯片组由该状态暂存电路取得该参数以决定与该周边装置接通的参数。该时钟脉冲产生器是通过I²C总线控制，该芯片组具有一I²C总线的界面，用以供该中央处理器通过该I²C总线的界面控制该时钟脉冲产生器。

15 为让本发明的上述和其他目的、特征、和优点能更明显易懂，下文特举一较佳实施例，并配合附图，作详细说明。

图1是公知计算机主机板的时钟脉冲频率切换方式的方块图。

图2A是时钟脉冲频率由66MHz改变至100MHz的示意图。

20 图2B是时钟脉冲频率由66MHz改变至100MHz时，PCI界面时钟脉冲的频率变化情形。

图2C是时钟脉冲频率由66MHz改变至100MHz时，PCI界面时钟脉冲的频率变化情形。

图3A是时钟脉冲频率由100MHz改变至66MHz的示意图。

25 图3B是时钟脉冲频率由100MHz改变至66MHz时，PCI界面时钟脉冲的频率变化情形。

图3C是时钟脉冲频率由100MHz改变至66MHz时，PCI界面时钟脉冲的波形变化情形。

图4是本发明的计算机主机板系统时钟脉冲频率切换装置的方块图。

30 图5是本发明的另一种计算机主机板系统时钟脉冲频率切换装置的方块图。

图6是本发明的计算机主机板系统时钟脉冲频率切换方法的流程图。

参照图 4，其为依照本发明的一较佳实施例的一种计算机主机板及系统时钟脉冲频率切换装置的方块图，于计算机主机板 400 上包括 CPU 110、芯片组 120、PCI 界面 130、AGP 界面 140、时钟脉冲产生器 450、及状态闩锁电路 470。其中时钟脉冲产生器 450 提供计算机主机板运作所需的系统时钟脉冲及系统时钟脉冲切换装置的功能。

CPU 110 为计算机主机板的心脏，负责整个计算机主机板 400 的运作，芯片组 120 则是将计算机主机板 400 上的控制电路整合在单一的集成电路 (Integrated Circuit，简称 IC) 中，因此 CPU 110 通过芯片组 120 与计算机主机板上的其他周边装置接通，例如 PCI 界面 130 及 AGP 界面 140。AGP 界面 230 供安装显示卡，PCI 界面 240 则供安装各式周边界面装置。

状态暂存电路 470 供存储有关系统时钟脉冲的状态参数，当系统复位 (reset) 时，芯片组 120 可由状态暂存电路 470 取得有关系统时钟脉冲的状态参数，芯片组 120 可根据此状态参数设定系统时钟脉冲与计算机主机板 400 上其他周边装置的时钟脉冲关系。

时钟脉冲产生器 450 提供计算机主机板运作所需的系统时钟脉冲及系统时钟脉冲切换装置的功能。时钟脉冲产生器 450 提供时钟脉冲信号 CLK 及复位信号 RST 送至芯片组 120，以供整个计算机主机板 400 使用。CPU 110 可通过芯片组 120 的控制信号线 425 控制时钟脉冲产生器 450，控制时钟脉冲产生器 450 可使用如 I²C 总线的控制总线，而芯片组 120 内部则具有配合所使用的控制总线的界面。

当 CPU 110 由芯片组 120 送出控制指令给时钟脉冲产生器 450 以改变时钟脉冲信号 CLK 的频率时，同时设定状态暂存电路 470 的参数。时钟脉冲产生器 450 接收到改变时钟脉冲信号 CLK 的控制指令后，根据控制指令将时钟脉冲信号 CLK 改变为新的频率，同时使复位信号 RST 作用，复位信号 RST 一直维持作用直到时钟脉冲信号 CLK 完全改变至新设定的频率，时钟脉冲产生器 450 才取消该复位信号 RST，在复位信号 RST 作用时，芯片组 120 由状态暂存电路 470 取得系统时钟脉冲的设定参数，芯片组 120 即可由此参数决定系统时钟脉冲与各个周边设备的时钟脉冲间的关系，整个计算机主机板即根据此时钟脉冲参数运作。

前面所述的系统时钟脉冲频率切换装置是改变时钟脉冲产生器的电路设计，使时钟脉冲产生器接受到改变时钟脉冲频率的控制指令之后，在改

变时钟脉冲频率的同时，送出复位信号。但因为必须重新设计时钟脉冲产生器的电路，无法使用一般现有的时钟脉冲产生器，下面即是针对一般现有的时钟脉冲产生器，另外设计一个复位信号产生器，配合现有的时钟脉冲产生器。

- 5 参照图 5，其为依照本发明的一较佳实施例的另一种计算机主机板及系统时钟脉冲频率切换装置的方块图，在计算机主机板 500 上包括 CPU 110、芯片组 120、PCI 界面 130、AGP 界面 140、时钟脉冲产生器 550、复位信号产生器 560、及状态闩锁电路 570。其中时钟脉冲产生器 450 及复位信号产生器 560 提供计算机主机板 500 运作所需的系统时钟脉冲及系统时钟脉冲切换装置的功能。

与前一个电路一样，CPU 110 为计算机主机板的心脏，负责整个计算机主机板 500 的运作，芯片组 120 则是将计算机主机板上的控制电路整合在单一的 IC 中，因此 CPU 110 可通过芯片组 120 与计算机主机板 500 上的其他周边装置接通。状态暂存电路 570 供存储有关系统时钟脉冲的状态参数，当系统复位时，芯片组 120 可由状态暂存电路 570 取得有关系统时钟脉冲的状态参数，用以设定系统时钟脉冲与计算机主机板上其他周边装置的时钟脉冲关系。

- 时钟脉冲产生器 550 及复位信号产生器 560 提供计算机主机板 500 运作所需的系统时钟脉冲及系统时钟脉冲频率切换的功能。时钟脉冲产生器 550 提供时钟脉冲信号 CLK 送至芯片组 120，复位信号产生器 560 则提供复位信号 RST 送至芯片组 120，送至芯片组 120 的时钟脉冲信号 CLK 及复位信号 RST 可供整个计算机主机板使用。CPU 110 可通过芯片组 120 的控制信号线 525 同时控制时钟脉冲产生器 550 及复位信号产生器 560，控制时钟脉冲产生器 450 的控制信线 525 可使用如 I²C 总线的控制总线，而芯片组 120 内部则具有配合所使用的控制总线的界面。复位信号产生器 560 具有与时钟脉冲产生器 550 相同的控制界面，当 CPU 110 通过芯片组 120 的控制信号线 525 传递控制指令给时钟脉冲产生器 550 时，复位信号产生器 560 不停地监视经由控制信号线 525 送至时钟脉冲产生器 550 的控制指令，当发现控制指令是要改变时钟脉冲产生器 550 所产生的时钟脉冲信号 CLK 的频率时，复位信号产生器 560 即同步送出复位信号 RST，并且维持一段时间，直到时钟脉冲信号 CLK 完全变至新的频率后，才取消复位信号 RST。

因此要改变计算机主机板的系统时钟脉冲的频率时，CPU 110 可由芯片组 120 送出控制指令给时钟脉冲产生器 550 以改变时钟脉冲信号 CLK 的频率，同时设定状态暂存电路 570 的参数。时钟脉冲产生器 550 接收到改变时钟脉冲信号 CLK 的控制指令后，根据控制指令将时钟脉冲信号 CLK 以渐进方式改变为新的频率，同时复位信号产生器 560 发现送至时钟脉冲产生器 550 的控制指令是要改变时钟脉冲信号 CLK 的频率时，复位信号产生器 560 即同步送出复位信号 RST，并且维持一段时间，直到时钟脉冲信号 CLK 完全改变至新设定的频率后，才取消复位信号 RST。在复位信号 RST 作用时，芯片组 120 由状态暂存电路 570 取得系统时钟脉冲的设定参数，芯片组 120 即可由此参数决定系统时钟脉冲与各个周边设备的时钟脉冲间的关系，整个计算机主机板即根据此时钟脉冲参数运作。

以上两种形式的系统时钟脉冲频率切换装置的目的皆是在改变系统时钟脉冲频率的同时，送出复位信号，其运作过程可用图 6 的流程图表示。由于图 4 与图 5 的方块图有所差异，故分别配合流程图进行说明，首先配合图 4 的方块图作说明。

要改变系统时钟脉冲的频率时，在步骤 610，CPU 110 经由芯片组 120 送出改变频率的控制指令给时钟脉冲产生器 450。

在步骤 620，时钟脉冲产生器 450 接收到 CPU 110 送来的改变频率的控制指令，开始将时钟脉冲信号 CLK 以渐进方式改变至新设定的频率。

在步骤 630，时钟脉冲产生器 450 在改变时钟脉冲信号 CLK 的频率时，同步送出复位信号 RST。

在步骤 640，时钟脉冲产生器 450 将送出的复位信号 RST 维持一段时间。

在步骤 650，时钟脉冲产生器 450 输出时钟脉冲信号完全改变至新设定的频率。

步骤 660，时钟脉冲产生器 450 将复位信号 RST 取消，同时芯片组 120 由状态暂存器取得设定参数。

步骤 670，计算机系统使用新频率的系统时钟脉冲及新的设定参数重新启动。

下面再以图 5 的方块图配合图 6 的流程图作说明。

要改变系统时钟脉冲的频率时，在步骤 610，CPU 110 由芯片组 120

送出改变频率的控制指令给时钟脉冲产生器 550 及复位信号产生器 560。

在步骤 620，时钟脉冲产生器 550 接收到 CPU 110 送来的改变频率的控制指令，开始将时钟脉冲信号 CLK 以渐进方式改变为新的频率。

在步骤 630，当时钟脉冲产生器 550 收到改变频率的控制指令时，同时复位信号产生器 560 发现此控制指令为改变时钟脉冲信号 CLK 的频率，故复位信号产生器 560 同步送出复位信号 RST。

在步骤 640，复位信号产生器 560 将送出的复位信号 RST 维持一段时间。

在步骤 650，时钟脉冲产生器 550 输出时钟脉冲信号完全改变至新设定的频率。

步骤 660，复位信号产生器 560 将复位信号 RST 取消，同时芯片组 120 由状态暂存器取得频率设定的参数。

步骤 670，计算机系统使用新频率的系统时钟脉冲及新的设定参数重新启动。

由以上的讨论，可知本发明的计算机主机板的系统时钟脉冲频率切换装置与方法，在改变计算机系统的时钟脉冲频率的时候，送出复位信号，计算机系统立即重新启动，而 CPU 在送出控制指令给时钟脉冲产生器之前，预先设定好状态暂存电路的参数，因此计算机系统重新启动时，芯片组可由状态暂存电路取得设定参数，并根据设定参数决定系统时钟脉冲与周边设备的时钟脉冲关系。计算机系统顺利地重新启动之后，即可使用新的系统时钟脉冲工作。

从以上的讨论，可知发明的计算机主机板的系统时钟脉冲频率切换装置与方法与公知作法比较，具有下列优点：

1. 当改变时钟脉冲产生器输出的时钟脉冲信号的频率时，同时送出复位信号，且计算机主机板的芯片组可由预先设定的状态暂存电路得知系统时钟脉冲的频率已改变，芯片组与周边即可使用正确的时钟脉冲信号接通，整个计算机系统亦可正常地运作。

2. 虽然时钟脉冲产生器在接受改变时钟脉冲频率的控制指令后，以渐进方式改变系统时钟脉冲的频率，但因为在时钟脉冲产生器改变系统时钟脉冲的频率时，同时送出复位信号，并且维持一段时间，直到系统时钟脉冲的频率已完全改变至新的频率后，才取消复位信号，因此不会受到提供

给周边装置的时钟脉冲频率产生急剧地变化而产生严重的鬼影信号的影响，故可使整个计算机系统仍能正常工作。

虽然本发明已以一较佳实施例揭露如上，但其并非用以限定本发明，任何本领域的技术人员，在不脱离本发明的精神和范围内，当可作少许的更动与润饰，因此本发明的保护范围应当以权利要求书范围所界定的为准。

99.10.26

说 明 书 附 图

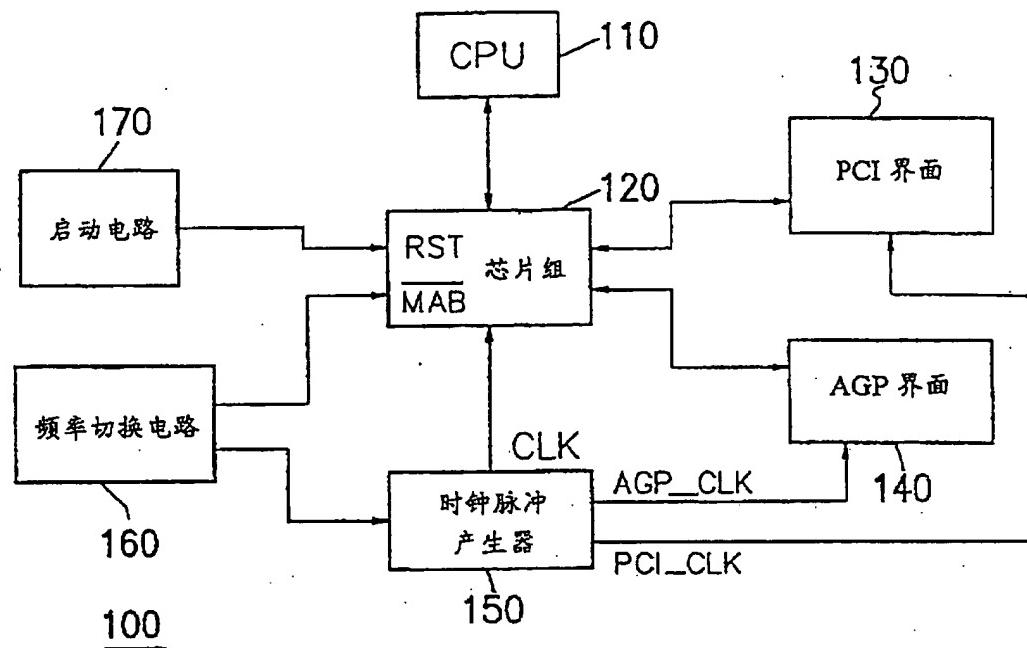


图 1

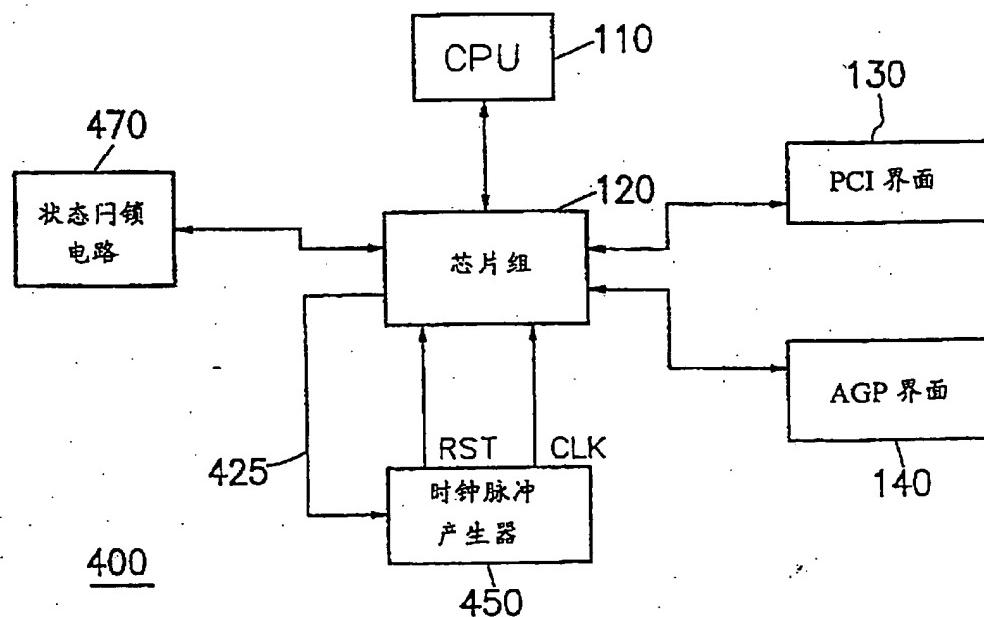


图 4

99·10·26

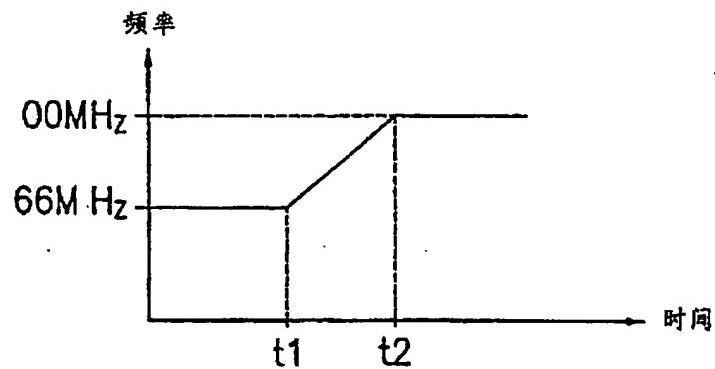


图 2A

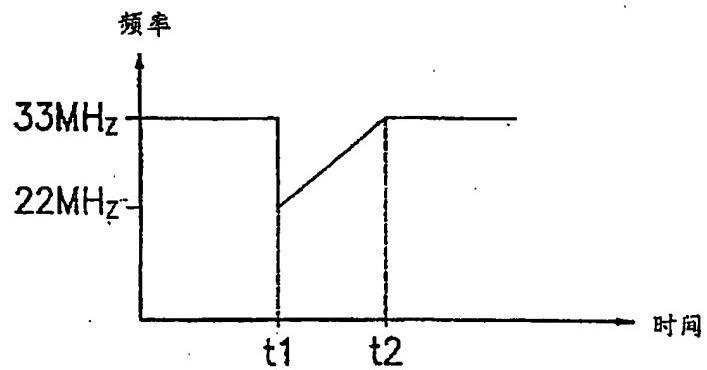


图 2B

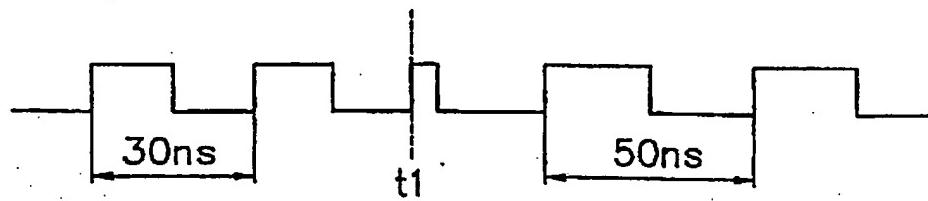


图 2C

99·10·26

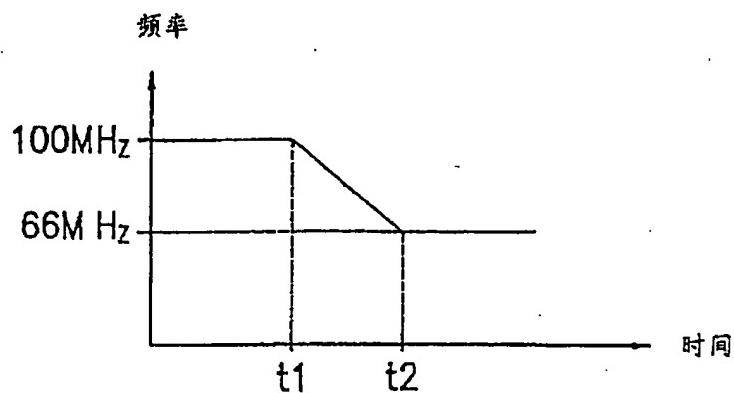


图 3A

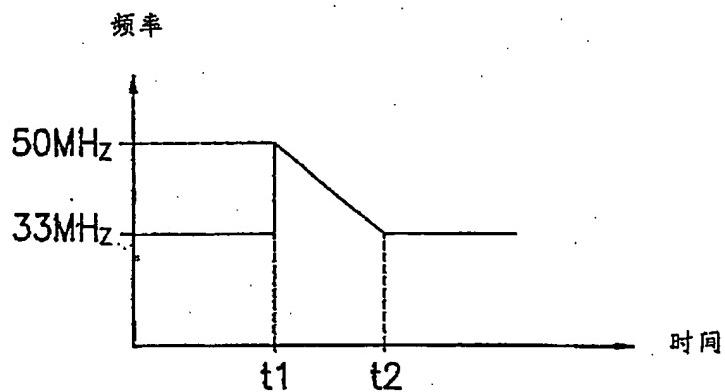


图 3B

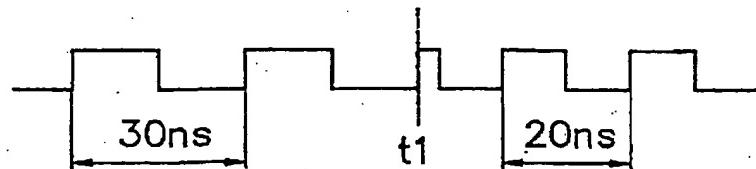


图 3C

99·10·26

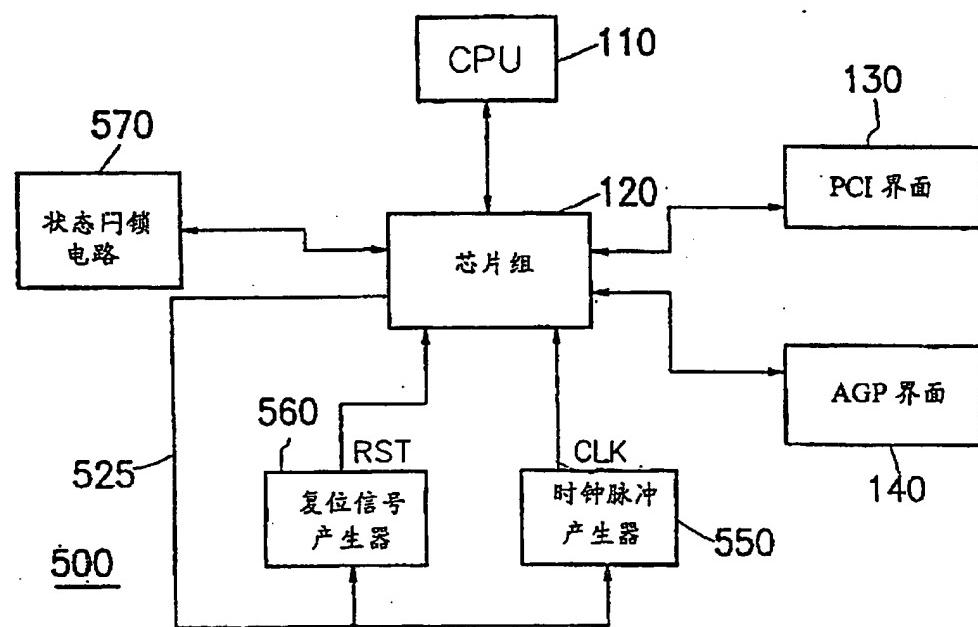


图 5

99·10·26

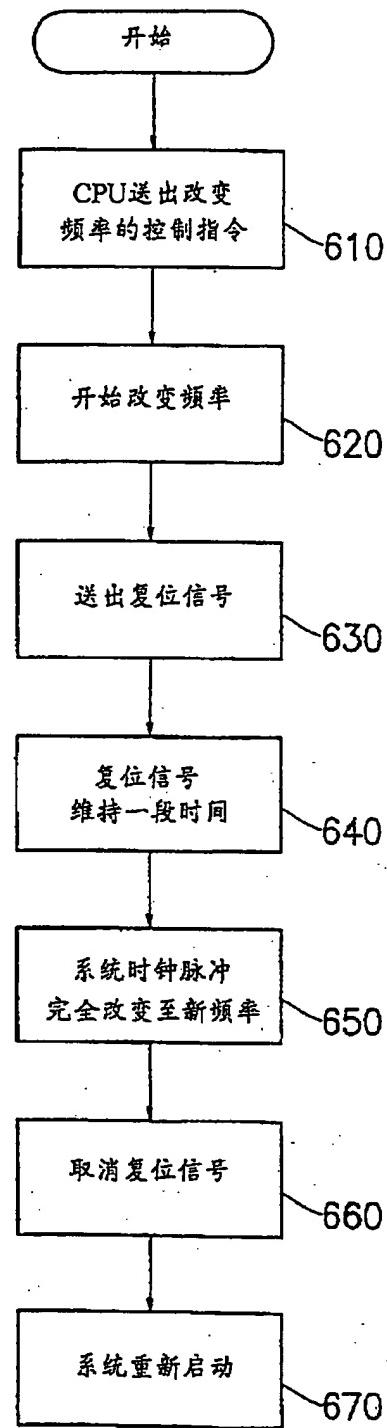


图 6